

# Epitaxie dans un réacteur PECVD standard A basse température (200°C)

## Contexte

Les procédés de fabrication de couches minces pour les dépôts grande surface et la réalisation des composants pour la microélectronique ont suivi des voies très différentes jusqu'à présent. Pour les semi-conducteurs, les matériaux doivent généralement être cristallins, le plus parfaits possible; leurs procédés de fabrication nécessitent souvent des conditions expérimentales extrêmes : un vide poussé ( $\sim 10^{-8}$ - $10^{-10}$  mbar) en MBE, et des températures élevées (600 - 800 °C) en MOCVD ; ils sont donc plutôt coûteux. Au contraire, l'électronique grande surface (écrans plats par exemple) s'est développée grâce aux procédés de dépôt de couches minces de silicium amorphe produites à plus basse température (200 °C) en présence d'un plasma (PECVD) sur de plus grandes surfaces ( $\sim m^2$ ). Est-ce possible de réconcilier aujourd'hui les deux voies de production de couches minces et leur qualité. Peut-on produire des films de matériaux cristallins au prix des matériaux amorphes ?

## Description technique de l'invention

Un savoir-faire et des procédés ont été mis au point au sein du centre de recherche de l'Ecole Polytechnique afin notamment de :

- produire des couches minces de silicium cristallin (c-Si) à bas coût, basse température (200°C) par épitaxie assistée par plasma (PECVD).
- transférer ces films vers d'autres substrats comme du verre ou des substrats souples par exemple (FR2951581).
- texturer les films une fois fabriqués (FR2949276).
- intégrer ces couches minces dans des dispositifs comme des cellules solaires à hétérojonction par exemple (EP13305344).

## Atouts :

- Procédé bas coût.
- Possibilité de transfert et dépôt sur des substrats souples.
- Flexibilité et adaptabilité du procédé en fonction du résultat.
- Dépôts sur grandes surfaces et possibilité de combiner avec une vaste gamme de matériaux : a-Si:H, aSiGe:H, a-SiC:H, oxydes, nitrures,...
- Procédé aussi compatible avec une épitaxie sur des matériaux III-V.

## Niveau de maturité :

Les résultats suivants ont été obtenus :

- croissance de Si, SiGe, et Ge sur Si et GaAs
- texturation des couches produites à l'étape précédente (plasmas dans un mélange  $SF_6-O_2$ )
- transfert des couches sur d'autres substrats comme du verre ou des flexibles (polyimide)
- réalisé des dispositifs comme des cellules solaires à hétérojonction avec ces couches minces épitaxiées.

## Marchés potentiels

- électronique / optoélectronique
- dépôts grande surface bas coût.
- électronique grande surface

### Bibliographie :

EPJ PV 1 (2010) 1-10; J. Non Cryst. Solids 38 (2012) 2000; Journal of Materials Research 28 (2013) 1626

### MOTS CLES :

Dépôt plasma  
Procédés plasmas  
Procédés bas coût.  
Silicium cristallin  
Epitaxie par plasma à 200 °C

### PROPRIETE INTELLECTUELLE :

Ce projet est protégé par plusieurs familles de brevets dont les brevets prioritaires suivants:  
- EP2782145 ; date de priorité : 21/03/2013.  
- FR2951581 ; date de priorité : 19/10/2009.  
- FR2949276 ; date de priorité : 24/08/2009.  
Ce projet est aussi protégé par du savoir-faire

### TYPE DE PARTENARIAT RECHERCHE :

Licensing,  
Collaboration industrielles,  
Co-maturation,  
Porteur de start-up

### CONTACTS SCIENTIFIQUES :

Pere Roca i Cabarrocas  
pere.roca@polytechnique.edu

### CONTACT VALORISATION :

Delphine Marcillac  
delphine.marcillac@polytechnique.edu  
Service Recherche Partenariale et Propriété Intellectuelle (SR2PI)

### CONTEXTES ET PARTENAIRES :

Le projet est développé au sein du LPICM, UMR 7647 CNRS-Ecole Polytechnique. Certaines étapes ont été validées par les partenaires suivants : LPN, III-V Labs, Soitec, IMEC, Total.